

UNIVERSIDAD TECNOLÓGICA DE PANAMÁ

FACULTAD DE INGENIERIA ELECTRICA

**“TRANSFERENCIA DE TECNOLOGÍA BASADA EN LA TARJETA DE
DESARROLLO DE LOS MICROCONTROLADORES MOTOROLA DE LA
FAMILIA HC08”**

Autor:

Rangel Isaías Alvarado Walles

**Trabajo de graduación para optar por el título de
Licenciado en Ingeniería Electromecánica**

2005

CALIFICACIÓN DEL TRIBUNAL EXAMINADOR

La tesis titulada **“TRANSFERENCIA DE TECNOLOGÍA BASADA EN LA TARJETA DE DESARROLLO DE LOS MICROCONTROLADORES MOTOROLA DE LA FAMILIA HC08”** presentada por, **“Rangel Isaías Alvarado Walles”**, en cumplimiento parcial con los requisitos para optar al título de **“Licenciado en Ingeniería Electromecánica”**, fue aprobada por el jurado de tesis, el de del 2005.

FIRMA: _____

Nota: _____

FIRMA: _____

Nota: _____

FIRMA: _____

Nota: _____

AGRADECIMIENTO

En primera instancia, quisiera agradecer primeramente a mi familia, por el apoyo moral y económico. A mi madre por la paciencia y comprensión estos largos meses de mi vida. Un agradecimiento muy especial a mi compañero y asesor, el Ing. Oscar Ellis, por su apoyo moral, más que en lo técnico. A mi padre, porque quizá sus referencias me llevaron a conocer a mi entonces actual asesor. También, dedico estas líneas, a mi abuelo Fidel Walles, quien dedicó parte de su tiempo a escucharme y opinar sobre sus vivencias.

También quisiera citar a otras personas que influyeron un poco en mi manera de pensar:

- A mis “segundos asesores” Luis y Rufino por sus invaluable consejos.
- Sr. Ernesto Tolocka, excelente profesional y consejero en sistemas embebidos.
- Ing. Nelson David Muñoz, quien fue una de las personas que me impresionó y de la cual me llamó su atención su trabajo.

Agradecimientos especiales por parte de la F.I.E. – U.T.P.:

- Ing. Medardo Logreira, Filadelfio Caballero, Elías Mendoza, Gustavo Iribarren, Abdiel Bolaños.
- Secretarias de la F.I.E.
- A todos mis compañeros de carrera, la Lic. Rosadela Astudillo y a Zenith Hernández.

En verdad, Muchas Gracias.

(-) Isaías (-)

ÍNDICE

ÍNDICE, iv

ÍNDICE DE FIGURAS, TABLAS, LISTADOS Y ECUACIONES, xxii

ÍNDICE DE FIGURAS, xxii

ÍNDICE DE TABLAS, xxix

ÍNDICE DE LISTADOS, xxxi

ÍNDICE DE ECUACIONES, xxxiv

RESUMEN, xxxv

INTRODUCCIÓN, 1

Trabajos Realizados Anteriormente, 3

Tarjeta de Desarrollo JK3 / JL3, 4

El Microcontrolador, 6

 Vistazo General a un Sistema Tipo Computadora, 6

 Diagrama de Bloques del Microcontrolador, 7

 Entradas del Sistema, 9

 Salidas del Sistema, 9

 Unidad Central de Procesamiento (CPU), 10

 Reloj, 10

 Memoria, 11

 Programa Computacional, 11

 Resumen, 11

Microcontroladores de la Familia HC08, 12

 Taxonomía de los Microcontroladores Motorola HC08 Utilizados, 12

 Foco del Mercado, ¿Por qué 8-bits?, 13

Competitividad y Familia HC08, 15

Empresas Competidoras, 15
Familia HC08, 15

CAPÍTULO I – Notas Técnicas Básicas, 17

1.1 Como Empezar a Utilizar el Microcontrolador (NT0001), 18

- 1.1.1 Introducción, 18
- 1.1.2 El Objetivo, 19
- 1.1.3 Orientación del Trabajo, 19
- 1.1.4 Lenguajes Utilizados, 19
- 1.1.5 El Dilema entre C y Ensamblador, 20
- 1.1.6 Convención de Código, 20
- 1.1.7 Notas Técnicas, 21
- 1.1.8 Programación Estructurada, 22
 - 1.1.8.1 Estructuración de Código, 22
 - 1.1.8.2 El “Back Slash” en los Programas, 22
 - 1.1.8.3 Cabecera de un Programa Principal, 23
 - 1.1.8.4 Inclusión de Archivos Cabecera de Mapa de Memoria, 23
 - 1.1.8.5 Includes.equ, 23
 - 1.1.8.6 Programa Principal, 24
 - 1.1.8.7 Incluyente de Funciones e Interrupciones, 24
 - 1.1.8.8 Identificadores de Variables y Macros, 25
 - 1.1.8.9 Estructura de Datos, 25
 - 1.1.8.10 Funciones, 25
 - 1.1.8.10.1 Encabezado, 25
 - 1.1.8.10.2 Banderas, 26
 - 1.1.8.10.3 Funciones con Más de Tres Argumentos, 26
- 1.1.9 Abreviaturas, 27
- 1.1.10 Ambientes de Desarrollo, 31
- 1.1.11 Información para HC08, 31
 - 1.1.11.1 Información Específica de Microcontroladores Motorola, 32
 - 1.1.11.2 Aprendizaje de Lenguaje C para Microcontroladores, 32
 - 1.1.11.3 Proyectos con Microcontroladores de 8 – bits, 32
 - 1.1.11.4 Compañías de Equipo Electrónico, 33
 - 1.1.11.5 Grupos de “Yahoo”, 33
 - 1.1.11.6 Respuestas a las Preguntas Más Comunes del 68HC908, 33
 - 1.1.11.6.1 ¿Dónde puedo encontrar más información sobre el WinIDE y el Uso del “Assembler” del SD68HC908?, 33
 - 1.1.11.6.2 ¿Dónde puedo encontrar más información sobre el ICS08?, 34

1.2 Sistemas Numéricos (NT0002), 36

- 1.2.1 Introducción, 36
- 1.2.2 Sistemas Numéricos, 37
 - 1.2.2.1 Escritura de un número en serie de potencias, 37
- 1.2.3 Decimal a (BASE 10 →), 38
 - 1.2.3.1 Decimal a Binario (Base 10 → Base 2), 38
 - 1.2.3.2 Decimal a Octal (Base 10 → Base 8), 38
 - 1.2.3.3 Decimal a Hexadecimal (Base 10 → Base 16), 39
- 1.2.4 Octal a (BASE 8 →), 40
 - 1.2.4.1 Octal a Decimal (Base 8 → Base 10), 40
 - 1.2.4.2 Octal a Binario (Base 8 → Base 2), 40
 - 1.2.4.3 Octal a Hexadecimal (Base 8 → Base 16), 41
- 1.2.5 Binario a (BASE 2 →), 41
 - 1.2.5.1 Binario a Decimal (Base 2 → Base 10), 41
 - 1.2.5.2 Binario a Octal (Base 2 → Base 8), 42
 - 1.2.5.3 Binario a Hexadecimal (Base 2 → Base 16), 42
- 1.2.6 Hexadecimal a (BASE 16 →), 42
 - 1.2.6.1 Hexadecimal a Decimal (Base 16 → Base 10), 42
 - 1.2.6.2 Hexadecimal a Binario (Base 16 → Base 2), 43
 - 1.2.6.3 Hexadecimal a Octal (Base 16 → Base 8), 43
- 1.2.7 Conclusión, 43
- 1.2.8 Referencias, 44
- 1.2.9 Problemas Propuestos, 44

1.3 Compuertas Lógicas, “Flip – Flops” y Contadores (NT0003), 45

- 1.3.1 Introducción, 45
- 1.3.2 Estados Lógicos, Entradas y Salidas, 46
- 1.3.3 Compuertas Lógicas Básicas, 47
 - 1.3.3.1 Compuerta AND, 47
 - 1.3.3.2 Compuerta OR, 47
 - 1.3.3.3 Compuerta NOT, 47
- 1.3.4 Combinación de Compuertas, 48
- 1.3.5 Flip – Flops, 49
 - 1.3.5.1 “Latch” S-R Posicionar (S) - Reiniciar (R), 49
 - 1.3.5.2 Flancos Alto Activo o Bajo Activo, 50
 - 1.3.5.3 “Latch” S-R Sincronizado por Reloj, 50
 - 1.3.5.4 “Flip-Flop” J-K, 52
 - 1.3.5.5 “Flip-Flop” D Data (D), 53
 - 1.3.5.6 “Flip-Flop” T – “Toggle” ó Cambio, 54
- 1.3.6 Contadores, 55
 - 1.3.6.1 Contador de Cero (0) a Siete (7), 55
 - 1.3.6.2 Reinicio de un Contador, 56
- 1.3.7 Conclusión, 56
- 1.3.8 Referencias, 57
- 1.3.9 Problemas Propuestos, 58

1.4 Componentes de la Tarjeta de Desarrollo 68HC908 (NT0004), 59

- 1.4.1 Introducción, 59
- 1.4.2 Componentes, 60
 - 1.4.2.1 Resistencias, 60
 - 1.4.2.2 Capacitores, 60
 - 1.4.2.3 Cristal, 61
 - 1.4.2.4 Diodos, 61
 - 1.4.2.5 Transistores, 62
 - 1.4.2.6 Reguladores de Voltaje y Disipador de Calor, 62
 - 1.4.2.7 Circuito Integrado (Microcontrolador) y "Socket", 63
 - 1.4.2.8 Puntos de Prueba, 63
 - 1.4.2.9 "Jumpers" e Interruptores, 64
 - 1.4.2.10 "Header", 64
 - 1.4.2.11 "Machine Tool", 65
 - 1.4.2.12 Conectores, 65
- 1.4.3 Tablas y Referencias, 66
 - 1.4.3.1 Código de Colores de Resistencias, 66
 - 1.4.3.2 Código de Capacitores de Disco Cerámico, 67
 - 1.4.3.3 Determinación del Tipo de Transistor, 67
- 1.4.4 Lista de Materiales, 68
- 1.4.5 Referencias, 70

1.5 Montaje de las Piezas de la Tarjeta de Desarrollo (NT0005), 71

- 1.5.1 Introducción, 71
- 1.5.2 Equipo y Materiales, 72
- 1.5.3 Fuente de Poder y "Header", 73
- 1.5.4 Esquemático del Microcontrolador JK3, 74
- 1.5.5 Esquemático del Microcontrolador JL3, 75
- 1.5.6 Precauciones Antes de Ensamblar la Tarjeta, 76
- 1.5.7 Proceso de Soldadura, 77
- 1.5.8 Tarjetas de Desarrollo Ensambladas, 78
- 1.5.9 Procedimientos de Ensamblaje, 79
 - 1.5.9.1 "Header", 79
 - 1.5.9.2 "Socket", 80
 - 1.5.9.3 Resistencias, 81
 - 1.5.9.4 Diodos y Capacitores, 82
 - 1.5.9.5 Reguladores de Voltaje, Conector RJ11, Transistores, Cristal y "Pushbutton", 83
 - 1.5.9.6 "Jumpers", 84
 - 1.5.9.7 Puntos de Prueba, 85
 - 1.5.9.8 Conector DC, Potenciómetro e Interruptor ON/OFF, 86
 - 1.5.9.9 Cable Serial, 86
- 1.5.10 Procedimiento de Pruebas de Voltaje, 87
 - 1.5.10.1 Configuración del Adaptador de "Power", 87
 - 1.5.10.2 Prueba DC, 88
- 1.5.11 "Protoboard", 90

1.6 Programación del Microcontrolador – “Software” (NT0006), 91

- 1.6.1 Introducción, 91
- 1.6.2 Descarga de ICS08Z, 92
- 1.6.3 Prueba de Comunicación y Diagnóstico, 93
- 1.6.4 Compilando – CASM08Z, 96
- 1.6.5 Simulando – ICS08Z, 97
- 1.6.6 Diagrama de Flujo, 98
- 1.6.7 Código, 99
- 1.6.8 Conclusión, 102
- 1.6.9 Referencias, 103
- 1.6.10 Problemas Propuestos, 104

1.7 Programación del Microcontrolador – CPU08 (NT0007), 105

- 1.7.1 Introducción, 105
- 1.7.2 ¿Qué es un Microcontrolador?, 106
- 1.7.3 CPU08, 108
 - 1.7.3.1 Analogía del CPU08 con el Cerebro Humano, 108
 - 1.7.3.2 Registros del CPU08, 109
- 1.7.4 Diagrama de Flujo, 110
- 1.7.5 Código, 111
- 1.7.6 Conclusión, 113
- 1.7.7 Referencias, 114
- 1.7.8 Problemas Propuestos, 114

1.8 Programación del Microcontrolador – Registros, Localidades de Memoria y Mapa de Memoria (NT0008), 115

- 1.8.1 Introducción, 115
- 1.8.2 Mapa de Memoria, 116
 - 1.8.2.1 El Concepto de Mapa de Memoria, 116
 - 1.8.2.2 Concepto de Registro y Byte, 117
 - 1.8.2.3 Tipos de Memorias Existentes en el Microcontrolador HC908, 117
 - 1.8.2.3.1 RAM – Memoria de Acceso Aleatorio, 117
 - 1.8.2.3.2 ROM – Memoria de Solo Lectura, 118
 - 1.8.2.3.3 Memoria FLASH, 118
 - 1.8.2.3.4 Entrada/Salida (E/S) Como un Tipo de Memoria, 118
- 1.8.3 Diagrama de Flujo, 119
- 1.8.4 Código, 120
- 1.8.5 Registros y Direcciones en el Simulador, 122
- 1.8.6 Conclusión, 123
- 1.8.7 Referencias, 123
- 1.8.8 Problemas Propuestos, 123

1.9 Generación de Subrutina de Retardo de “Software” (NT0009), 124

- 1.9.1 Introducción, 124
- 1.9.2 El Ciclo de Instrucción y Retardos, 125
 - 1.9.2.1 Tiempos en el CPU, 125
 - 1.9.2.2 La Función de Una Subrutina, 126
 - 1.9.2.3 Cálculo del Tiempo de la Subrutina de Retardo – “Delay”, 127
 - 1.9.2.3.1 Llamado de la Subrutina de Retardo, 127
 - 1.9.2.3.2 Cálculo del Retardo, 127
- 1.9.3 Diagrama de Flujo, 128
- 1.9.4 Código, 130
- 1.9.5 Programado del Microcontrolador – PROG08Z, 134
- 1.9.6 Conclusión, 136
- 1.9.7 Referencias, 137
- 1.9.8 Problemas Propuestos, 138

1.10 Puertos Generales de Entrada y Salida (NT0010), 139

- 1.10.1 Introducción, 139
- 1.10.2 Puertos de Entrada y Salida (E/S), 140
 - 1.10.2.1 Puertos de Entrada y Puertos de Salida, 140
 - 1.10.2.2 Registros, 140
 - 1.10.2.2.1 Registro de Direccionamiento de Datos del Puerto, 140
 - 1.10.2.2.2 Registro de Datos del Puerto, 141
 - 1.10.2.2.3 Registro de Habilitación de Resistencias “Pull-Ups”, 141
 - 1.10.2.2.4 Registro de Control del Puerto D, 141
 - 1.10.2.3 Ejemplo de Configuración de Registros, 142
- 1.10.3 Diagrama de Flujo, 143
- 1.10.4 Código, 145
- 1.10.5 Corrida o Programado de la Pastilla, 150
- 1.10.6 Conclusión, 151
- 1.10.7 Referencias, 151
- 1.10.8 Problemas Propuestos, 151

1.11 ADC – Conversión Continua e Interrupciones (NT0011), 152

- 1.11.1 Introducción, 152
- 1.11.2 ¿Qué es una Interrupción?, 153
- 1.12.3 Conversión Continua con Interrupción, 155
 - 1.12.3.1 Registro de Control y Estado, 155
 - 1.12.3.2 Declaración de una Interrupción y Petición de una Interrupción, 155
- 1.12.4 Diagrama de Flujo, 156
- 1.12.5 Código, 158
- 1.12.6 Simulador, 164
- 1.12.7 Conclusión, 165
- 1.12.8 Referencias, 165
- 1.12.9 Problemas Propuestos, 165

1.12 Conversión Analógica Digital – Una Conversión (NT0012), 166

- 1.12.1 Introducción, 166
- 1.12.2 Señal Analógica vs. Señal Digital, 167
- 1.12.3 El Convertidor Analógico Digital, 167
 - 1.12.3.1 Operación del ADC en un Sistema, 167
 - 1.12.3.2 Características Importantes de un ADC, 168
 - 1.12.3.2.1 Resolución en un ADC, 168
 - 1.12.3.2.2 Tiempo de Conversión, 169
- 1.12.4 Registros del ADC, 170
 - 1.12.4.1 Registro de Estado y Control del ADC (ADSCR), 156
 - 1.12.4.2 Registro de Datos del ADC, 156
- 1.12.5 Diagrama de Flujo, 171
- 1.12.6 Código, 172
- 1.12.7 Simulador, 175
- 1.12.8 Conclusión, 175
- 1.12.9 Referencias, 176
- 1.12.10 Problemas Propuestos, 176

CAPÍTULO II – Notas Técnicas Intermedias, 177

2.1 Control de Eventos Temporizados – “Timer Module” (NT0101), 178

- 2.1.1 Introducción, 178
- 2.1.2 El Temporizador Interno, 179
- 2.1.3 Registros del Temporizador, 180
 - 2.1.3.1 Registro de Estado y Control del TIM (“Timer Interface Module”) - TSC, 180
 - 2.1.3.2 Registro de Conteo del TIM – TCNT[H:L], 181
 - 2.1.3.3 Registro Contador del Módulo del TIM – TMOD[H:L], 181
 - 2.1.3.4 Ecuación del Módulo del Contador, 182
- 2.1.4 Interrupción del Temporizador, 182
- 2.1.5 Diagrama de Flujo, 183
- 2.1.6 Código, 185
- 2.1.7 Simulación, 191
- 2.1.8 Conclusión, 192
- 2.1.9 Referencias, 193
- 2.1.10 Problemas Propuestos, 193

2.2 Generación de un Tren de Pulsos – “Output Compare” (NT0102), 194

- 2.2.1 Introducción, 194
- 2.2.2 Características de una Onda Cuadrada en Comparación de Salida, 195
- 2.2.3 Registros de Estado y Control de los Canales del TIM, 195
 - 2.2.3.1 Registro de Estado y Control de los Canales – TSC0, TSC1, 195
 - 2.2.3.2 Registros del Canal – TCH0[H:L], TCH1[H:L], 196
 - 2.2.3.3 Configuración de Comparación de Salida en Modo “Unbuffered”, 196
- 2.2.4 Interrupciones del Canal, 197
- 2.2.5 Diagrama de Flujo, 197
- 2.2.6 Código, 199
- 2.2.7 Simulación, 203
- 2.2.8 Conclusión, 204
- 2.2.9 Referencias, 205
- 2.2.10 Problemas Propuestos, 205

2.3 Generación de un Tren de Pulsos de Ancho Variable Autosincronizado (NT0103), 206

- 2.3.1 Introducción, 206
- 2.3.2 Comparación de Salida Sincronizada (“Output Compare Buffered”), 207
- 2.3.3 Registros de Estado y Control en Modo Sincronizado, 207
 - 2.3.3.1 Registros de Estado y Control para Modo “Buffered” – TSC0, 207
 - 2.3.3.2 Configuración de Comparación de Salida en Modo “Buffered”, 208
- 2.3.4 Interrupciones del Canal, 209
- 2.3.5 Diagrama de Flujo, 209
- 2.3.6 Código, 211
- 2.3.7 Simulación, 217
- 2.3.8 Conclusión, 218
- 2.3.9 Referencias, 219
- 2.3.10 Problemas Propuestos, 219

2.4 Modulación por Ancho de Pulso “Unbuffered” – PWM (NT0104), 220

- 2.4.1 Introducción, 220
- 2.4.2 Características de una PWM tipo “Unbuffered”, 221
- 2.4.3 Registros de Estado y Control de los Canales del TIM en PWM, 221
 - 2.4.3.1 Registros de Estado y Control de los Canales en PWM – TSC0, TSC1, 221
 - 2.4.3.2 Problemas y Solución para Cambios de una PWM “Unbuffered” de un Ancho de Pulso Mayor a Menor, 222
 - 2.4.3.3 Configuración de Comparación de Salida en Modo “Unbuffered”, 223
- 2.4.4 Diagrama de Flujo, 224
- 2.4.5 Código, 226
- 2.4.6 Simulación, 232
- 2.4.7 Conclusión, 233
- 2.4.8 Referencias, 234
- 2.4.9 Problemas Propuestos, 234

2.5 Modulación por Ancho de Pulso Sincronizada (NT0105), 235

- 2.5.1 Introducción, 235
- 2.5.2 PWM “Buffered”, 236
- 2.5.3 Registros de Estado y Control en Modo Sincronizado, 236
 - 2.5.3.1 Registros de Estado y Control para Modo “Buffered” – TSC0, 236
 - 2.5.3.2 Registros de Estado y Control en Modo Sincronizado, 236
 - 2.5.3.3 Configuración de Comparación de Salida en Modo “Buffered”, 237
- 2.5.4 Diagrama de Flujo, 238
- 2.5.5 Código, 239
- 2.5.6 Simulación, 244
- 2.5.7 Conclusión, 245
- 2.5.8 Referencias, 246
- 2.5.9 Problemas Propuestos, 247

2.6 Captura de Entrada – “Input Capture” (NT0106), 248

- 2.6.1 Introducción, 248
- 2.6.2 “Input Capture”, 249
- 2.6.3 Registros de Control de Configuración para Captura de Entrada – IC, 250
 - 2.6.3.1 Registros de Estado y Control para el Canal del TIM – IC, 250
 - 2.6.3.2 Registros del Canal del TIM – IC, 250
 - 2.6.3.3 Configuración de “Input Capture”, 251
- 2.6.4 Diagrama de Flujo, 251
- 2.6.5 Código, 253
- 2.6.6 Simulación, 258
- 2.6.7 Conclusión, 259
- 2.6.8 Referencias, 259
- 2.6.9 Problemas Propuestos, 259

2.7 Modos de Configuración para Entrada a Monitor (NT0107), 260

- 2.7.1 Introducción, 260
- 2.7.2 Tarjeta de Desarrollo – Alambrado al “Protoboard”, 261
- 2.7.3 Modos de Conexión a Monitor – Modos de Programación, 262
- 2.7.4 Diagrama de Flujo, 266
- 2.7.5 Código, 267
- 2.7.6 Modo Monitor de Usuario – Serie Q, 271
- 2.7.7 Conclusión, 273
- 2.7.8 Referencias, 273

2.8 Módulo de Interrupción por Teclado – KBI (NT0108), 274

- 2.8.1 Introducción, 274
- 2.8.2 El Rebote en Dispositivos Mecánicos, 275
- 2.8.3 Registros del Módulo de Interrupción por Teclado, 275
 - 2.8.3.1 Registro de Estado y Control del Teclado, 275
 - 2.8.3.2 Registro de Habilitación de Teclas Interruptoras del Teclado, 276
 - 2.8.3.3 Interrupción del Teclado, 276
 - 2.8.3.4 Inicialización del Teclado, 276
- 2.8.4 Diagrama de Flujo, 277
- 2.8.5 Código, 278
- 2.8.6 Simulación, 283
- 2.8.7 Conclusión, 284
- 2.8.8 Referencias, 284
- 2.8.9 Problemas Propuestos, 284

2.9 Módulo de Interrupción Externa (NT0109), 285

- 2.9.1 Introducción, 285
- 2.9.2 Registros del Módulo de Interrupción Externa, 286
 - 2.9.2.1 Registro de Estado y Control de la Interrupción Externa, 286
 - 2.9.2.2 Registro de Configuraciones 2, 286
 - 2.9.2.3 Interrupción del Módulo Externo IRQ1, 287
 - 2.9.2.4 Inicialización del Módulo de Interrupción Externa, 287
- 2.9.3 Diagrama de Flujo, 288
- 2.9.4 Código, 289
- 2.9.5 Conclusión, 294
- 2.9.6 Referencias, 294
- 2.9.7 Problemas Propuestos, 294

2.10 Módulo de Base de Tiempo (NT0110), 295

- 2.10.1 Introducción, 295
- 2.10.2 Registro de Control del Módulo de Base de Tiempo, 296
 - 2.10.2.1 Registro de Control del TBM, 296
 - 2.10.2.2 Vector de Interrupción del Módulo de Base de Tiempo, 296
 - 2.10.2.3 Inicialización del Módulo de Base de Tiempo, 296
- 2.10.3 Diagrama de Flujo, 297
- 2.10.4 Código, 298
- 2.10.5 Simulación, 302
- 2.10.6 Conclusión, 303
- 2.10.7 Referencias, 303
- 2.10.8 Problemas Propuestos, 303

2.11 Registro de Configuraciones – CONFIG1 y CONFIG2 (NT0111), 304

- 2.11.1 Introducción, 304
- 2.11.2 Registro de Configuraciones, 305
 - 2.11.2.1 Registro de Configuraciones 2, 305
 - 2.11.2.2 Registro de Configuraciones 1, 306
- 2.11.3 Conclusión, 307
- 2.11.4 Referencias, 307

2.12 Módulo de Autorecuperación – AWU (NT0112), 308

- 2.12.1 Introducción, 308
- 2.12.2 Registro de Control del Módulo de Autorecuperación, 309
 - 2.12.2.1 Registro de Control del AWU, 309
 - 2.12.2.2 Configuración del Módulo de Autorecuperación, 309
- 2.12.3 Diagrama de Flujo, 310
- 2.12.4 Código, 312
- 2.12.5 Conclusión, 319
- 2.12.6 Referencias, 319
- 2.12.7 Problemas Propuestos, 319

CAPÍTULO III – Notas Técnicas Avanzadas, (Tomo II)

3.1 Módulo de Generación de Reloj – CGMC (NT1001), (Tomo II)

- 3.1.1 Introducción, (Tomo II)
- 3.1.2 Lazos Enganchados de Fase – PLL, (Tomo II)
- 3.1.3 Registro de Estado y Control del Módulo de Reloj, (Tomo II)
 - 3.1.3.1 Registros de Control del PLL, (Tomo II)
 - 3.1.3.2 Pasos para la Programación del PLL del GP32, (Tomo II)
 - 3.1.3.3 Ejemplo de Programación y Configuración del PLL, (Tomo II)
 - 3.1.3.4 Vector de Interrupción del Módulo de Generación de Reloj, (Tomo II)
- 3.1.4 Diagrama de Flujo, (Tomo II)
- 3.1.5 Código, (Tomo II)
- 3.1.6 Simulación, (Tomo II)
- 3.1.7 Conclusión, (Tomo II)
- 3.1.8 Referencias, (Tomo II)
- 3.1.9 Problemas Propuestos, (Tomo II)

3.2 Módulo de Interfase de Comunicaciones Seriales Asíncronas (NT1002), (Tomo II)

- 3.2.1 Introducción, (Tomo II)
- 3.2.2 Formato de Datos, Caracteres y Errores, (Tomo II)
- 3.2.3 Registros de Estado y Control del Módulo de Comunicaciones Seriales, (Tomo II)
 - 3.2.3.1 Registro de Control del SCI, (Tomo II)
 - 3.2.3.2 Vectores de Interrupción del Módulo SCI, (Tomo II)
 - 3.2.3.3 Configuración del Módulo SCI, (Tomo II)
- 3.2.4 Diagrama de Flujo, (Tomo II)
- 3.2.5 Código, (Tomo II)
- 3.2.6 Aplicación, (Tomo II)
- 3.2.7 Conclusión, (Tomo II)
- 3.2.8 Referencias, (Tomo II)
- 3.2.9 Problemas Propuestos, (Tomo II)

3.3 “CodeWarrior” para HC08 V3.1 (NT1003), (Tomo II)

- 3.3.1 Introducción, (Tomo II)
- 3.3.2 Descarga de “CodeWarrior” 3.1, (Tomo II)
- 3.3.3 Instalación del Archivo de Licencia, (Tomo II)
- 3.3.4 Iniciando un Proyecto, (Tomo II)
- 3.3.5 Diagrama de Flujo, (Tomo II)
- 3.3.6 Código, (Tomo II)
- 3.3.7 Simulación en Circuito, (Tomo II)
- 3.3.8 Programación en Circuito, (Tomo II)
- 3.3.9 Solución a Algunos Problemas y Consejos, (Tomo II)
 - 3.3.9.1 En el archivo de Proyecto no Posee Ninguna Información del DWARF (Advertencia L1923), (Tomo II)
 - 3.3.9.2 No se Encuentra la Ruta del Archivo a Compilar, (Tomo II)
 - 3.3.9.3 Ver el Archivo de Listado Generado (Ensamblador), (Tomo II)
- 3.3.10 Referencias, (Tomo II)

3.4 Interfase a Sensores y Motores LEGO con MC68HC08 (NT1004), (Tomo II)

- 3.4.1 Introducción, (Tomo II)
- 3.4.2 Equipo y Materiales, (Tomo II)
- 3.4.3 Prototipo, (Tomo II)
- 3.4.4 Construcción, (Tomo II)
- 3.4.5 Diagrama de Flujo, (Tomo II)
- 3.4.6 Código, (Tomo II)

3.5 Interfase a Pantalla de Siete Segmentos (NT1005), (Tomo II)

- 3.5.1 Introducción, (Tomo II)
- 3.5.2 Materiales, (Tomo II)
- 3.5.3 Descripción Física del Hardware, (Tomo II)
 - 3.5.3.1 ¿Qué es un LED?, (Tomo II)
 - 3.5.3.2 ¿Qué es un Siete Segmentos?, (Tomo II)
 - 3.5.3.3 ¿Qué es un Decodificador?, (Tomo II)
- 3.5.4 Esquemático de Aplicación, (Tomo II)
- 3.5.5 Diagrama de Flujo, (Tomo II)
- 3.5.6 Código, (Tomo II)
- 3.5.7 Conclusión, (Tomo II)
- 3.5.8 Referencias, (Tomo II)
- 3.5.9 Problemas Propuestos, (Tomo II)

3.6 Interfase a Pantallas Multiplexadas (NT1006), (Tomo II)

- 3.6.1 Introducción, (Tomo II)
- 3.6.2 Materiales, (Tomo II)
- 3.6.3 Descripción Física del “Hardware”, (Tomo II)
 - 3.6.3.1 ¿Qué es un Multiplexor o Decodificador de Direcciones?, (Tomo II)
 - 3.6.3.2 Cálculo de los Resistores Limitadores, (Tomo II)
- 3.6.4 Esquemático de Aplicación, (Tomo II)
- 3.6.5 Diagrama de Flujo, (Tomo II)
- 3.6.6 Código, (Tomo II)
- 3.6.7 Conclusión, (Tomo II)
- 3.6.8 Referencias, (Tomo II)
- 3.6.9 Problemas Propuestos, (Tomo II)

3.7 Interfase a Pantallas Multiplexadas con los Puertos de Entrada y Salida (NT1007), (Tomo II)

- 3.7.1 Introducción, (Tomo II)
- 3.7.2 Materiales, (Tomo II)
- 3.7.3 Esquemático de Aplicación, (Tomo II)
- 3.7.4 Diagrama de Flujo, (Tomo II)
- 3.7.5 Código, (Tomo II)
- 3.7.6 Conclusión, (Tomo II)
- 3.7.7 Referencias, (Tomo II)
- 3.7.8 Problemas Propuestos, (Tomo II)

3.8 Pantallas de Cristal Líquido de Caracteres – LCD (NT1008), (Tomo II)

- 3.8.1 Introducción, (Tomo II)
- 3.8.2 Materiales, (Tomo II)
- 3.8.3 Descripción Física del “Hardware”, (Tomo II)
- 3.8.4 Descripción Interna y Conexiones, (Tomo II)
 - 3.8.4.1 La DDRAM, el Bus de Datos y de Control, (Tomo II)
 - 3.8.4.2 Juego de Comandos/Instrucciones de la LCD, (Tomo II)
- 3.8.5 Esquemático de Aplicación, (Tomo II)
- 3.8.6 Diagrama de Flujo, (Tomo II)
- 3.8.7 Código, (Tomo II)
- 3.8.8 Conclusión, (Tomo II)
- 3.8.9 Referencias, (Tomo II)
- 3.8.10 Problemas Propuestos, (Tomo II)

3.9 Decodificación de un Teclado Matricial 4 X 4 (NT1009), (Tomo II)

- 3.9.1 Introducción, (Tomo II)
- 3.9.2 Materiales, (Tomo II)
- 3.9.3 Descripción Física del “Hardware”, (Tomo II)
- 3.9.4 Descripción Interna y Conexiones, (Tomo II)
 - 3.9.4.1 El Teclado Matricial Cuadrado de Teclas, (Tomo II)
 - 3.9.4.2 Decodificación del Teclado, (Tomo II)
- 3.9.5 “Buffer” Anillo, (Tomo II)
- 3.9.6 Esquemático de Aplicación, (Tomo II)
- 3.9.7 Diagrama de Flujo, (Tomo II)
- 3.9.8 Código, (Tomo II)
- 3.9.9 Conclusión, (Tomo II)
- 3.9.10 Referencias, (Tomo II)
- 3.9.11 Problemas Propuestos, (Tomo II)

3.10 Interfase a “Pad” de “Playstation ONE” – PSONE (NT1010), (Tomo II)

- 3.10.1 Introducción, (Tomo II)
- 3.10.2 Materiales, (Tomo II)
- 3.10.3 Descripción Física del “Hardware”, (Tomo II)
- 3.10.4 Descripción de Señales, (Tomo II)
 - 3.10.4.1 Transmisión de Datos del “Pad” (CMD), (Tomo II)
 - 3.10.4.2 Recepción de Datos del “Pad” (DATA), (Tomo II)
 - 3.10.4.3 Señal de Reconocimiento (NACK), (Tomo II)
 - 3.10.4.4 Señal de Reloj del Sistema (CLK), (Tomo II)
 - 3.10.4.5 Señal de Selección del “Pad” (SEL), (Tomo II)
 - 3.10.4.6 Tramas Enviadas/Recibidas para/por el Pad, (Tomo II)
- 3.10.5 Esquemático de Aplicación, (Tomo II)
- 3.10.6 Diagrama de Flujo, (Tomo II)
- 3.10.7 Código, (Tomo II)
- 3.10.8 Conclusión, (Tomo II)
- 3.10.9 Referencias, (Tomo II)
- 3.10.10 Problemas Propuestos, (Tomo II)

3.11 Comunicación Serial RS485 para MCUs sin SCI (NT1011), (Tomo II)

- 3.11.1 Introducción, (Tomo II)
- 3.11.2 Materiales, (Tomo II)
- 3.11.3 Comunicación Serial Asíncrona, (Tomo II)
- 3.11.4 Estándar RS-485, (Tomo II)
- 3.11.5 Descripción Rápida del Código, (Tomo II)
- 3.11.6 Subrutina de Transmisión y Recepción, (Tomo II)
- 3.11.7 Cálculo del Baudio, (Tomo II)
- 3.11.8 IC 75176, (Tomo II)
- 3.11.9 Esquemático de Aplicación, (Tomo II)
- 3.11.10 Diagrama de Flujo, (Tomo II)
- 3.11.11 Código, (Tomo II)
- 3.11.12 Conclusión, (Tomo II)
- 3.11.13 Referencias, (Tomo II)
- 3.11.14 Problemas Propuestos, (Tomo II)

CONCLUSIONES Y RECOMENDACIONES, (Tomo II)

CONCLUSIONES, (Tomo II)

RECOMENDACIONES, (Tomo II)

REFERENCIAS, (Tomo II)

REFERENCIAS Y LITERATURA TÉCNICA, (Tomo II)

LIBROS ADQUIRIDOS, (Tomo II)

PÁGINAS “WEB” Y PÁGINAS PERSONALES DE CURSOS, (Tomo II)

UNIVERSIDADES E INSTITUTOS POLITÉCNICOS, (Tomo II)

REVISTAS EN LÍNEA / CONCURSOS, (Tomo II)

**“E-BOOKS”, MANUALES DE REFERENCIA Y
CÍAS. ELECTRÓNICAS, (Tomo II)**

NOTAS DE APLICACIÓN (“APPLICATION NOTES”), (Tomo II)

GRUPOS DE “YAHOO”, (Tomo II)

VÍNCULOS LEGO, (Tomo II)

APÉNDICES, (Tomo II)

APÉNDICE A - INICIACIÓN DE UN PROYECTO CON ESTRUCTURAS DE CÓDIGO REUSABLES EN LENGUAJES ENSAMBLADOR O C, (Tomo II)

A.1 LA NECESIDAD DE CÓDIGOS REUSABLES, (Tomo II)

- A.1.1 División del Archivo de Módulos, (Tomo II)
- A.1.2 Plantillas, (Tomo II)
- A.1.3 Mapa de Memoria y Bits, (Tomo II)
- A.1.4 Inclusión de Funciones, (Tomo II)
- A.1.5 Interrupciones, (Tomo II)

A.2 INTRODUCCIÓN A CÓDIGO REUSABLE, (Tomo II)

A.3 REFERENCIA RÁPIDA DE PROGRAMACIÓN EN C, (Tomo II)

- A.3.1 Estructura de un Programa, (Tomo II)
- A.3.2 Declaración de Registros, (Tomo II)
- A.3.3 Tipo de Variables, (Tomo II)
- A.3.4 Números, Caracteres y Cadenas de Caracteres, (Tomo II)
- A.3.5 Secuencias de Escape, (Tomo II)
- A.3.6 Constantes y Variables, (Tomo II)
 - A.3.6.1 Asignación de Valores Iniciales y Variables, (Tomo II)
 - A.3.6.2 Definición de su Propio Tipo de Variables, (Tomo II)
 - A.3.6.3 Declaración de Variables y Constantes, (Tomo II)
- A.3.7 Operadores, (Tomo II)
- A.3.8 Condiciones de Control de Flujo, (Tomo II)
 - A.3.8.1 Comparación de Variables, (Tomo II)
 - A.3.8.2 Sentencia if, (Tomo II)
 - A.3.8.3 Sentencia if Extendida, (Tomo II)
 - A.3.8.4 Sentencia switch, (Tomo II)
 - A.3.8.5 Sentencia while, (Tomo II)
 - A.3.8.6 Sentencia for, (Tomo II)
 - A.3.8.7 Sentencia break y continue, (Tomo II)
- A.3.9 Arreglos o Matrices, (Tomo II)
 - A.3.9.1 Declaración de una Matriz, (Tomo II)
 - A.3.9.2 Inicialización de una Matriz, (Tomo II)
 - A.3.9.3 Arreglos de Caracteres, (Tomo II)
 - A.3.9.4 Arreglos Multidimensionales, (Tomo II)
 - A.3.9.5 Declaración de un Arreglo Multidimensional, (Tomo II)
 - A.3.9.6 Inicialización de una Matriz Multidimensional, (Tomo II)
 - A.3.9.7 Arreglos de Caracteres Multidimensionales, (Tomo II)
 - A.3.9.8 Uso de Matrices, (Tomo II)
- A.3.10 Punteros, (Tomo II)
 - A.3.10.1 Declarando un Puntero, (Tomo II)
 - A.3.10.2 El Operador de Referencia, (Tomo II)
 - A.3.10.3 Utilizando el Puntero, (Tomo II)
 - A.3.10.4 Inicializando Punteros, (Tomo II)
 - A.3.10.5 Puntero a Caracter, (Tomo II)
 - A.3.10.6 Punteros y Arreglos, (Tomo II)
 - A.3.10.7 Aritmética de Punteros, (Tomo II)
 - A.3.10.8 Notación de Punteros para Arreglos, (Tomo II)

- A.3.10.9 Notación de Punteros para Arreglos Multidimensionales, (Tomo II)
- A.3.10.10 Punteros y Arreglos Multidimensionales, (Tomo II)
- A.3.11 Funciones, (Tomo II)
 - A.3.11.1 Declaración, (Tomo II)
 - A.3.11.2 Paso de Argumentos, (Tomo II)
 - A.3.11.3 Cuerpo de la Función, (Tomo II)
 - A.3.11.4 Retorno de la Variable, (Tomo II)
 - A.3.11.5 Llamado de la Función, (Tomo II)
 - A.3.11.6 Punteros como Argumento de Función, (Tomo II)
 - A.3.11.7 Punteros a Funciones, (Tomo II)
 - A.3.11.8 Puntero a Función como Argumento de Funciones, (Tomo II)
 - A.3.11.9 Arreglos de Punteros a Funciones, (Tomo II)
- A.3.12 Estructuras, (Tomo II)
 - A.3.12.1 Declaración de una Estructura, (Tomo II)
 - A.3.12.2 Inicializando una Estructura, (Tomo II)
 - A.3.12.3 Acceso a los Miembros de una Estructura, (Tomo II)
 - A.3.12.4 Utilizando Punteros para Acceder Estructuras, (Tomo II)
 - A.3.12.5 Campo de Bits, (Tomo II)
- A.3.13 Uniones, (Tomo II)
- A.3.14 Más Acerca de Variables, (Tomo II)
 - A.3.14.1 Variables Tipo const, (Tomo II)
 - A.3.14.2 Variables Tipo static, (Tomo II)
 - A.3.14.3 Variables Tipo volatile, (Tomo II)
 - A.3.14.4 Variables Tipo extern, (Tomo II)
- A.3.15 Directivas del Preprocesador, (Tomo II)
 - A.3.15.1 Macros, (Tomo II)
 - A.3.15.2 Compilación Condicional, (Tomo II)
 - A.3.15.3 Incluyendo Otras Fuentes, (Tomo II)

APÉNDICE B - RUTINAS REUSABLES DEL CONVERTIDOR ANALÓGICO A DIGITAL (ADC), (Tomo II)

APÉNDICE C, (Tomo II)

C.1 RUTINAS REUSABLES DEL MÓDULO DE GENERACIÓN DE RELOJ (CGMC), (Tomo II)

C.2 RUTINAS REUSABLES DE MEMORIA RAM (RAM), (Tomo II)

APÉNDICE D – RUTINAS REUSABLES DE GENERACIÓN DE RETARDO DE “SOFTWARE” (DELAY), (Tomo II)

APÉNDICE E – RUTINAS REUSABLES DEL MÓDULO DE INTERRUPCIÓN EXTERNA (IRQ1), (Tomo II)

APÉNDICE F – RUTINAS REUSABLES DEL MÓDULO DE INTERRUPCIÓN POR TECLADO (KBI), (Tomo II)

APÉNDICE G – RUTINAS REUSABLES DEL MÓDULO DE COMUNICACIONES SERIALES ASÍNCRONAS (SCI), (Tomo II)

APÉNDICE H – RUTINAS REUSABLES DEL MÓDULO DE BASE DE TIEMPO (TBM), (Tomo II)

APÉNDICE I – RUTINAS REUSABLES DEL MÓDULO DE INTERFASE DE TEMPORIZADOR (TIM), (Tomo II)

APÉNDICE J – RUTINAS REUSABLES DEL TIM, MÓDULO DE CONTADORES DESCENDENTES (TIM – TMR), (Tomo II)

APÉNDICE K – RUTINAS REUSABLES DE PANTALLA DE CRISTAL LÍQUIDO (LCD), (Tomo II)

APÉNDICE L – RUTINAS REUSABLES DE TECLADO MATRICIAL DE “M” X “N” TECLAS (KBI – KBD), (Tomo II)

APÉNDICE M, (Tomo II)

M.1 RUTINAS REUSABLES DE MULTIPLEXIÓN DE LEDS (LED), (Tomo II)

M.2 RUTINAS REUSABLES DE MULTIPLEXIÓN DE SIETE SEGMENTOS (SSEG), (Tomo II)

APÉNDICE N – RUTINAS REUSABLES MATEMÁTICAS (MATH), (Tomo II)

APÉNDICE O – RUTINAS REUSABLES PARA “PAD” DE “PLAYSTATION” (PSX), (Tomo II)

APÉNDICE P – DESCRIPCIÓN DEL PROYECTO LEGO – FASE LEGO, (Tomo II)

- P.1 Introducción, (Tomo II)
- P.2 Estadísticas, (Tomo II)
- P.3 Objetivos del Proyecto con la Fase LEGO, (Tomo II)
- P.4 Equipo Didáctico LEGO, (Tomo II)
 - P.4.1 LEGO Mindstorms, (Tomo II)
 - P.4.2 Accesorios LEGO Mindstorms, (Tomo II)
 - P.4.2.1 “Ultimate Accesory Set”, (Tomo II)
 - P.4.2.2 “Vision Command”, (Tomo II)
 - P.4.2.3 “Ultimate Builders Set”, (Tomo II)
 - P.4.3 Software, (Tomo II)
 - P.4.3.1 LOGO, (Tomo II)
 - P.4.3.2 Robolab y Sensores DCP, (Tomo II)
 - P.4.3.3 Visual Basic, (Tomo II)
 - P.4.3.4 NQC, (Tomo II)
- P.5 Referencias, (Tomo II)

APÉNDICE Q – CIRCUITOS IMPRESOS DE TARJETAS DE DESARROLLO, (Tomo II)

- Q.1 Tarjeta de Desarrollo 68HC908 – GP32, (Tomo II)
- Q.2 Tarjeta de Desarrollo 68HC908 – QT4 (Tarjeta Universal), (Tomo II)
- Q.3 Tarjeta de Desarrollo 68HC908 – JK3, (Tomo II)
- Q.4 Tarjeta de Desarrollo 68HC908 – JL3, (Tomo II)

ÍNDICE DE FIGURAS, TABLAS, LISTADOS Y ECUACIONES

ÍNDICE DE FIGURAS

- Figura 1. Tarjeta de Desarrollo de Experimentación TD 68HC908JL3 – Rev. 12.26c, 4
- Figura 2. Sistema Microprocesador y Sistema Microcontrolador, 7
- Figura 3. Diagrama Interno de Bloques del Microcontrolador Motorola JK3, 8
- Figura 4. Mercado de los Microcontroladores de 8-bits, 14
- Figura 5. Distribución del Mercado de Microcontroladores de 8 – bits, 14
- Figura 6. Familia HC08, Cantidad de Pines vs. Escala de Integración, 16
- Figura 7. Entendimiento de un estado lógico, 46
- Figura 8. Estados de Entradas y salidas, 46
- Figura 9. Compuertas Lógicas, 47
- Figura 10. Compuerta NAND de 4 entradas, 48
- Figura 11. “Latch” S-R, 49
- Figura 12. Entrada de Reloj, 50
- Figura 13. “Latch” S-R con entrada de reloj Alto Activa, 50
- Figura 14. Diagrama de Tiempo del “Latch” S-R con Entrada Reloj Alto Activo, 51
- Figura 15. “Flip-Flop” J-K, 52
- Figura 16. Diagrama de Tiempo del “Flip-Flop” J-K con Entrada de Reloj Alto Activo, 52
- Figura 17. Construcción de un “Flip-Flop” Tipo D a Partir de un “Flip-Flop” J-K, 53
- Figura 18. “Flip-Flop” Tipo D, 53
- Figura 19. Diagrama de Tiempo del “Flip-Flop” tipo D, 53
- Figura 20. “Flip-Flop” Tipo T, 54
- Figura 21. Diagrama de Tiempo del “Flip-Flop” Tipo T, 54
- Figura 22. Contador de Cero (0) a Siete (7), 55
- Figura 23. Contador de Cero (0) a Cinco (5), 56
- Figura 24. Ejercicio 1, 58
- Figura 25. Ejercicio 2, 58
- Figura 26. Ejercicio 3, 58
- Figura 27. Ejercicio 4, 58
- Figura 28. Resistencias, 60
- Figura 29. Capacitores, 60
- Figura 30. Cristal Resonador de Cuarzo, 61
- Figura 31. Diodos, 61
- Figura 32. Transistores, 62
- Figura 33. Regulador de Voltaje, 62
- Figura 34. Microcontrolador, 63
- Figura 35. “Socket”, 63
- Figura 36. Punto de Prueba, 63
- Figura 37. “Jumpers” e Interruptores, 64
- Figura 38. “Header”, 64
- Figura 39. “Machine Tool”, 65
- Figura 40. Conectores, 65
- Figura 41. Determinación del Tipo de Transistor, 67

- Figura 42. Materiales de Trabajo, 72
- Figura 43. Dispositivos Comunes para la Tarjeta de Desarrollo, 73
- Figura 44. Esquemático del Microcontrolador JK3, 74
- Figura 45. Esquemático del Microcontrolador JL3, 75
- Figura 46. Aspecto de una Buena Soldadura y Errores al Soldar, 77
- Figura 47. Procedimiento de Soldadura, 77
- Figura 48. Buena vs Mala Soldadura, 77
- Figura 49. Tarjetas de Desarrollo, 78
- Figura 50. Montaje del “Header”, 79
- Figura 51. Reubicación del “Header”, 80
- Figura 52. Soldadura del “Header”, 80
- Figura 53. Soldadura del “Socket”, 81
- Figura 54. Resistencias, 81
- Figura 55. Resistencias despatilladas, 82
- Figura 56. Montaje de LEDs, 82
- Figura 57. Diodos y Capacitores, 83
- Figura 58. Montaje de Reguladores, Transistores y Dispositivos Varios, 84
- Figura 59. “Jumpers”, 84
- Figura 60. Puntos de Prueba, 85
- Figura 61. Cable Telefónico, 86
- Figura 62. Conector DB9 – Esquemático, 87
- Figura 63. Conector DB9 – Soldadura, 87
- Figura 64. Adaptador de “Power”, 88
- Figura 65. Prueba de Voltajes, 89
- Figura 66. “Protoboard”, 90
- Figura 67. Descarga de WinIDE, 92
- Figura 68. Prueba de Comunicación, 93
- Figura 69. Entrada al simulador, 94
- Figura 70. Compilación de Programas, 96
- Figura 71. Simulación del Programa, 97
- Figura 72. NT0006 – “Software”, 98
- Figura 73. Diagrama de Bloques de un Microcontrolador, 106
- Figura 74. Ejemplos Comunes de Sistemas Embebidos, 107
- Figura 75. Esquemáticos de los Encapsulados de los Microcontroladores de la Familia HC08 de Motorola, 107
- Figura 76. Analogía Entre el Cerebro y el CPU de un Microcontrolador, 108
- Figura 77. Registros del CPU08, 109
- Figura 78. NT0007 – CPU08, 110
- Figura 79. Mapa de Memoria de los microcontroladores JK1/JK3/JL3, 116
- Figura 80. Concepto de Registro, 117
- Figura 81. Diagrama de Bloques de la Memoria RAM, 117
- Figura 82. Diagrama de Bloques de la Memoria ROM, 118
- Figura 83. Diagrama de Bloques de la Memoria FLASH, 118
- Figura 84. Diagrama de Bloques de un Dispositivo de Entrada/Salida, 119
- Figura 85. Diagrama de flujo de la NT0008 – Mapa de Memoria
- Figura 86. Ventana de Memoria del Simulador, 122
- Figura 87. Ciclo de Instrucción, 125
- Figura 88. Procedimiento de Ejecución de Una Subrutina, 126
- Figura 89. Diagrama de Flujo de NT0009 – Retardos, 128
- Figura 90. Diagrama de Flujo de NT0009 – Subrutinas, 129
- Figura 91. Programando el Microcontrolador (1), 134
- Figura 92. Programando el Microcontrolador (2), 135
- Figura 93. Registro de Direccionamiento de Datos del Puerto, 140
- Figura 94. Registro de Datos del Puerto, 141
- Figura 95. Registro de Habilitación de Resistencias “Pull-Ups”, 141
- Figura 96. Registro de Control del Puerto D, 141

- Figura 97. Configuración de los Puertos de Entrada/Salida, 142
- Figura 98. NT0010 – Puertos E-S, 143
- Figura 99. NT0010 – Puertos E-S – Subrutinas, 144
- Figura 100. Manejo de una Interrupción, 153
- Figura 101. Bits de Interrupción y Conversión Continua del ADC, 155
- Figura 102. NT0011 – ADC Conv_Cont & Interrupciones, 156
- Figura 103. NT0011 – ADC Conv_Cont & Interrupciones - Subrutinas, 157
- Figura 104. Uso de “Breakpoints”, 164
- Figura 105. Señales Analógicas vs. Señales Digitales, 167
- Figura 106. Sistema con ADC, 168
- Figura 107. Registro de Control y Estado del ADC (ADSCR), 170
- Figura 108. Registro de Datos del ADC (ADR), 170
- Figura 109. Registro de Reloj de Entrada del ADC (ADICLK), 170
- Figura 110. NT0012 – ADC – 1 Conversión, 171
- Figura 111. Registros del ADC en el Simulador, 175
- Figura 112. Analogía de un Temporizado, 179
- Figura 113. Registro de Estado y Control – TSC, 180
- Figura 114. Registro de Conteo – TCNT[H:L], 181
- Figura 115. Registro Contador del Módulo – TMOD[H:L], 181
- Figura 116. NT0101 – “Timer” – Temporizador, 183
- Figura 117. NT0101 – “Timer” – Temporizador – Subrutinas, 184
- Figura 118. Simulación – NT0101, 191
- Figura 119 (izquierda). Propiedades de una Onda Cuadrada en “Output Compare”, 195
- Figura 120 (izquierda). Registro de Estado y Control del Canal del TIM, 195
- Figura 121. Registros del Canal, 196
- Figura 122. Configuración de una Comparación de Salida “Unbuffered”, 196.
- Figura 123. NT0102 – “Timer” – “Output Compare”, 197
- Figura 124. NT0102 – “Timer” – “Output Compare” – Subrutinas, 198
- Figura 125. NT0102 – Simulación del Programa Principal, 203
- Figura 126. Modo de Comparación de Salida Sincronizada, 207
- Figura 127 (inferior-izquierda). Registro de Estado y Control del Canal del TIM, 207
- Figura 128. Configuración de una Comparación de Salida “Buffered”, 208
- Figura 129. NT0103 – “Timer” – “Output Compare Buffered”, 209
- Figura 130. NT0013 – “Timer” – “Output Compare Buffered” – Subrutinas, 210
- Figura 131. Simulación del Programa Principal, 217
- Figura 132 (izquierda). Características de una PWM tipo “Unbuffered”, 221
- Figura 133 (inferior-izquierda). Registro de Estado y Control del Canal del TIM en PWM, 221
- Figura 134. Limitación para la PWM “Unbuffered”, 222
- Figura 135. Configuración de una PWM “Unbuffered”, 223
- Figura 136. NT0104 – “Timer” – PWM, 224
- Figura 137. NT0104 – “Timer” – “Output Compare” – Subrutinas, 224
- Figura 138. NT0104 – “Timer” – “Output Compare” – Subrutinas – Continuación, 225
- Figura 139. Simulación del Programa Principal, 232
- Figura 140. Modo de Funcionamiento de una PWM “Buffer”, 236
- Figura 141 (inferior-izquierda). Registro de Estado y Control del Canal del TIM en PWM, 236
- Figura 142. Configuración de una PWM tipo “Buffered”, 237
- Figura 143. NT0105 – “Timer” – PWM “Buffered”, 238
- Figura 144. NT0105 – “Timer” – PWM “Buffered” – Subrutinas, 238
- Figura 145. Simulación del Programa Principal, 244
- Figura 146. Opción “Input Capture”, 249
- Figura 147. Registro de Estado y Control del Canal del TIM – IC, 250
- Figura 148. Registros del Canal del TIM – IC, 250
- Figura 149. Configuración del Canal 0 del TIM – IC, 251
- Figura 150. NT0106 – “Timer” – “Input Capture”, 251
- Figura 151. NT0106 – “Timer” – “Input Capture”, 252
- Figura 152. Simulación del Programa Principal, 258

- Figura 153. Terminales a Alambrar Hacia el Microcontrolador, 261
- Figura 154. Modos de Conexión de Programación (Modo Monitor), 262
- Figura 155. Modos de Conexión adicionales del QT4, 263
- Figura 156. Concepto de Tarjeta Universal Utilizando la tarjeta de Desarrollo, 264
- Figura 157. Diagrama de Flujo de NT0107 – Tarjeta Universal, 266
- Figura 158. Diagrama de Flujo de NT0008 – Tarjeta Universal – Subrutinas, 267
- Figura 159. Programación del Modo Monitor de Usuario, 271
- Figura 159 (Continuación). Programación del Modo Monitor de Usuario, 272
- Figura 160. Rebotes Mecánicos, 275
- Figura 161. Registro de Estado y Control del Módulo de Interrupción por Teclado, 275
- Figura 162. Registro Habilitador de Teclas Interruptoras del Teclado, 276
- Figura 163 (inferior-derecha). Pasos de Inicialización del Teclado, 276
- Figura 164. NT0108 – KBI, 277
- Figura 165. Simulación del Programa Principal, 283
- Figura 166 (superior). Registro de Estado y Control del Módulo de Interrupción Externa, 286
- Figura 167. Registro de Configuraciones 2, 286
- Figura 168. Pasos de Inicialización del Módulo de Interrupción Externa, 287
- Figura 169 (inferior-derecha). NT0109 – IRQ1, 288
- Figura 170 (izquierda). Registro de Control de Tiempo Base, 296
- Figura 171 (inferior-derecha). Inicialización del Módulo TBM, 296
- Figura 172. NT0110 – TBM, 294
- Figura 173. Simulación del Programa Principal, 302
- Figura 174. Registros de Configuraciones 2, 305
- Figura 175. Registro de Configuraciones 1, 306
- Figura 176. Registros del Módulo de Autorecuperación, 309
- Figura 177. Configuración del Módulo AWU, 309
- Figura 178. NT0112 – “AutoWakeUp”, 310
- Figura 179. NT0112 – “AutoWakeUp” (continuación, subrutinas), 311
- Figura 180. Lazo Enganchado de Fase o PLL, (Tomo II)
- Figura 181. Registros de Estado y Control del Módulo de Reloj, (Tomo II)
- Figura 182. Registros de Estado y Control del Módulo de Reloj (Continuación), (Tomo II)
- Figura 183. Configuración del PLL a frecuencia máxima de Bus con Cristal de 4.9152 MHz, (Tomo II)
- Figura 184. NT1001 – CGM, (Tomo II)
- Figura 185. NT1001 – CGMC (continuación, subrutinas), (Tomo II)
- Figura 186. Simulación del Programa Principal, (Tomo II)
- Figura 187. Transmisión de Datos Seriales y Errores, (Tomo II)
- Figura 188. Registros de Control y Estado del SCI, (Tomo II)
- Figura 189. Registros de Control y Estado del SCI (continuación), (Tomo II)
- Figura 190. Configuración del Módulo SCI, (Tomo II)
- Figura 191. NT1002 – SCI, (Tomo II)
- Figura 192. Instalación de “HYPERTERMINAL”, (Tomo II)
- Figura 193. Instalación de “HYPERTERMINAL” (continuación), (Tomo II)
- Figura 164. Descarga de CW 3.1, (Tomo II)
- Figura 165. Copia del Archivo de Licencia, (Tomo II)
- Figura 166. Iniciación de un proyecto rápido con CW3.1, (Tomo II)
- Figura 167. Proyecto con “CodeWarrior” 3.1, (Tomo II)
- Figura 168. Diagrama de Flujo de NT1003 – “CodeWarrior”, (Tomo II)
- Figura 169. Archivos Añadidos al Proyecto, (Tomo II)
- Figura 170. Simulación y Depurador en Tiempo Real, (Tomo II)
- Figura 171. Depurador/Programador en Circuito, (Tomo II)
- Figura 172. Solución a archivo sin información DWARF, (Tomo II)
- Figura 173. Solución a Caminos Rotos del Compilador, (Tomo II)
- Figura 174. Equipo para Construcción del “Explorador”, (Tomo II)
- Figura 175. Interfase LEGO Mindstorms – TD68HC908JK3, (Tomo II)
- Figura 176. Conector LEGO, (Tomo II)

- Figura 177. Conexión de la Tarjeta de Desarrollo para Control de Motores y Sensado de Obstáculos, (Tomo II)
- Figura 178. Circuito de Control Bidireccional de Motores, (Tomo II)
- Figura 179. Batería de 9V a base de 1.5V, (Tomo II)
- Figura 180. Diagrama de flujo de NT1004, (Tomo II)
- Figura 181. Subrutinas de Configuración, (Tomo II)
- Figura 182. Funciones de Movimiento, (Tomo II)
- Figura 183. Listado de Materiales para Pantalla de Siete Segmentos, (Tomo II)
- Figura 184. Descripción Física de LEDs y Siete Segmentos, (Tomo II)
- Figura 185. Función del Decodificador de BCD a 7 Segmentos, (Tomo II)
- Figura 186. Esquema de Aplicación del Manejo de un Siete Segmentos, (Tomo II)
- Figura 187. NT1005 – SSEG, (Tomo II)
- Figura 188. NT1005 – SSEG – Continuación, (Tomo II)
- Figura 189. Listado de Materiales para Pantallas Multiplexadas, (Tomo II)
- Figura 190. Descripción de un Multiplexor, (Tomo II)
- Figura 191. Cálculo de Resistores Limitadores, (Tomo II)
- Figura 192. Esquema de Aplicación del Manejo de Siete Segmentos Multiplexado, (Tomo II)
- Figura 193. NT1006 – SSEGMUXD, (Tomo II)
- Figura 194. NT1006 – SSEGMUXD – Continuación, (Tomo II)
- Figura 195. NT1006 – SSEGMUXD – Continuación, (Tomo II)
- Figura 196. NT1006 – SSEGMUXD – Continuación, (Tomo II)
- Figura 197. Listado de Materiales a Utilizar para Pantallas Multiplexadas y Puertos Generales de Entrada y Salida, (Tomo II)
- Figura 198. Esquema de Aplicación del Manejo de Siete Segmentos Multiplexado Desde el Puerto de Entrada y Salida, (Tomo II)
- Figura 199. NT1007 – LED, (Tomo II)
- Figura 200. NT1007 – LED – Continuación, (Tomo II)
- Figura 201. NT1007 – LED – Continuación, (Tomo II)
- Figura 202. NT1007 – LED – Continuación, (Tomo II)
- Figura 203. NT1007 – LED – Continuación, (Tomo II)
- Figura 204. Listado de Materiales a Utilizar para la Experiencia de LCD, (Tomo II)
- Figura 205. Descripción Física de una LCD, (Tomo II)
- Figura 206. Direcciones, Buses de Datos y Control de la LCD, (Tomo II)
- Figura 207. Esquema de Aplicación para LCD, (Tomo II)
- Figura 208. NT1008 – LCD, (Tomo II)
- Figura 209. NT1008 – LCD – Subrutinas, (Tomo II)
- Figura 210. NT1008 – LCD – Subrutinas – Continuación, (Tomo II)
- Figura 211. NT1008 – LCD – Subrutinas – Continuación, (Tomo II)
- Figura 212. NT1008 – LCD – Subrutinas – Continuación, (Tomo II)
- Figura 213. Control de una LCD por medio de un Microcontrolador 68HC908QT4, (Tomo II)
- Figura 214. Listado de Materiales a Utilizar para la Experiencia de Decodificación de Teclado Matricial, (Tomo II)
- Figura 215. Descripción Física del Teclado Adquirido, (Tomo II)
- Figura 216. Teclado Matricial de 16 Teclas, (Tomo II)
- Figura 217. Decodificación del Teclado, (Tomo II)
- Figura 218. “Buffer” Anillo Estilo FIFO, (Tomo II)
- Figura 219. Esquema de Aplicación de Teclado Matricial, (Tomo II)
- Figura 220. NT1009 – KBD, (Tomo II)
- Figura 221. NT1009 – KBD – Subrutinas, (Tomo II)
- Figura 222. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 223. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 224. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 225. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 226. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 227. NT1009 – KBD – Subrutinas – Continuación, (Tomo II)
- Figura 228. Listado de Materiales a Utilizar para “Pad” de “Playstation”, (Tomo II)

- Figura 229. Descripción Física de un “Pad” de “PSOne”, (Tomo II)
- Figura 230. Señales del “Pad” de “Playstation”, (Tomo II)
- Figura 231. Esquema de Aplicación del “Pad” de PSX, (Tomo II)
- Figura 232. NT1010 – PSX, (Tomo II)
- Figura 233. NT1010 – LCD – Subrutinas, (Tomo II)
- Figura 234. NT1010 – PSX – Subrutinas – Continuación, (Tomo II)
- Figura 235. NT1010 – PSX – Subrutinas – Continuación, (Tomo II)
- Figura 236. NT1010 – PSX – Subrutinas – Continuación, (Tomo II)
- Figura 237. NT1010 – PSX – Subrutinas – Continuación, (Tomo II)
- Figura 238. NT1010 – PSX – Subrutinas – Continuación, (Tomo II)
- Figura 239. Materiales a Utilizar en el Esquema para RS485, (Tomo II)
- Figura 240. Transmisión de un Byte de Datos Seriales, (Tomo II)
- Figura 241 (superior). Capa Física para RS-485, (Tomo II)
- Figura 242 (izquierda). Protocolo creado para RS-485, (Tomo II)
- Figura 243. Calculo del Bit y Lectura, (Tomo II)
- Figura 244 (izquierda). Encapsulado RS485, (Tomo II)
- Figura 245. Prueba del integrado 75176, (Tomo II)
- Figura 246. Transferencia entre puntos con dos integrados, (Tomo II)
- Figura 247. Protocolo creado para RS-485, (Tomo II)
- Figura 248. Diagrama esquemático de prueba aplicable para JK3 y JL3, (Tomo II)
- Figura 249. NT1011 – “SerialCom”, (Tomo II)
- Figura 250. NT1011 – “SerialCom” – Subrutinas, (Tomo II)
- Figura 251. NT1011 – “SerialCom” – Subrutinas – Continuación, (Tomo II)
- Figura 252. NT1011 – “SerialCom” – Subrutinas – Continuación, (Tomo II)
- Figura 253. NT1011 – “SerialCom” – Subrutinas – Continuación, (Tomo II)
- Figura 254. NT1011 – “SerialCom” – Subrutinas – Continuación, (Tomo II)
- Figura 255. NT1011 – “SerialCom” – Subrutinas – Continuación, (Tomo II)
- Figura 256. NT1011 – “SerialCom” – Subrutinas – Subrutina de Interrupción, (Tomo II)
- Figura A.1. Descripción del Archivo “zip” con las Rutinas Reusables, (Tomo II)
- Figura A.2. Gráfico de un Arreglo Unidimensional, (Tomo II)
- Figura A.3. Gráfico de un Arreglo Multidimensional, (Tomo II)
- Figura A.4. Grafico Representativo de un Puntero, (Tomo II)
- Figura A.5. Puntero a Carácter, (Tomo II)
- Gráfico P.1. Problemática del Año 2001 - Estudiantes que Ingresan a la Educación Superior, (Tomo II)
- Gráfico P.2. Centros Oficiales vs Particulares, (Tomo II)
- Gráfico P.3. Total de Graduandos Locales vs Ingreso UTP, (Tomo II)
- Gráfico P.4. Centros Oficiales y Particulares con Centro de Cómputo, (Tomo II)
- Gráfico P.5. Cantidad Nacional de IPTs vs Bachilleres no Comerciales, (Tomo II)
- Figura P.1. Equipo Didáctico LEGO, (Tomo II)
- Figura P.2. Kit LEGO Mindstorms, (Tomo II)
- Figura P.3. “Ultimate Accessory Set”, (Tomo II)
- Figura P.4. “Vision Command”, (Tomo II)
- Figura P.5. “Ultimate Builders Set”, (Tomo II)
- Figura P.6. Lenguaje Gráfico del “Kit” RIS 1.5 y 2.0, (Tomo II)
- Figura P.7. Robolab IDE, (Tomo II)
- Figura P.8. Sensor DCP de Voltaje, (Tomo II)
- Figura P.9. Interfase Construida con VB para RCX, (Tomo II)
- Figura P.10. IDE de Programación para NQC, (Tomo II)
- Figura Q.1. GP32 – Todas las Capas Encendidas, (Tomo II)
- Figura Q.2. GP32 – Capa de Serigrafía, (Tomo II)
- Figura Q.3. GP32 – Puentes en la Capa Superior, (Tomo II)
- Figura Q.4. GP32 – Trazado de la capa inferior, (Tomo II)
- Figura Q.5. GP32 – Matriz del Circuito Impreso, (Tomo II)
- Figura Q.6. QT4 – Todas las Capas Encendidas, (Tomo II)
- Figura Q.7. QT4 – Capa de Serigrafía, (Tomo II)

- Figura Q.8. QT4 – Puentes en la Capa Superior, (Tomo II)
- Figura Q.9. QT4 – Trazado de la capa inferior, (Tomo II)
- Figura Q.10. QT4 – Matriz del Circuito Impreso, (Tomo II)
- Figura Q.11. JK3 – Todas las Capas Encendidas, (Tomo II)
- Figura Q.12. JK3 – Capa de Serigrafía, (Tomo II)
- Figura Q.13. JK3 – Puentes en la Capa Superior, (Tomo II)
- Figura Q.14. JK3 – Trazado de la capa inferior, (Tomo II)
- Figura Q.15. JL3 – Todas las Capas Encendidas, (Tomo II)
- Figura Q.16. JL3 – Capa de Serigrafía, (Tomo II)
- Figura Q.17. JL3 – Puentes en la Capa Superior, (Tomo II)
- Figura Q.18. JL3 – Trazado de la capa inferior, (Tomo II)
- Figura Q.19. JK3/JL3 – Matriz del Circuito Impreso, (Tomo II)

ÍNDICE DE TABLAS

Tabla 1. Trabajos de Tesis Anteriormente Realizados, 3
Tabla 2. Taxonomía de los Microcontroladores Utilizados, 12
Tabla 3. Taxonomía de los Microcontroladores Utilizados. Continuación, 12
Tabla 4. Taxonomía de los Microcontroladores Utilizados. Continuación, 13
Tabla 5. Notas Técnicas Básicas, 21
Tabla 6. Notas Técnicas Intermedias, 21
Tabla 7. Notas Técnicas Avanzadas, 22
Tabla 8. Diccionario de Acrónimos, Abreviaturas y Mnemónicos, 27
Tabla 9. Diccionario de Acrónimos, Abreviaturas y Mnemónicos. Continuación, 28
Tabla 10. Diccionario de Acrónimos, Abreviaturas y Mnemónicos. Continuación, 29
Tabla 11. Diccionario de Acrónimos, Abreviaturas y Mnemónicos. Continuación, 30
Tabla 12. Diccionario de Acrónimos, Abreviaturas y Mnemónicos. Continuación, 31
Tabla 13. Sistemas Numéricos, 37
Tabla 14. Escritura en Serie de Potencias, 37
Tabla 15. Representación de un Número Decimal en Binario, 38
Tabla 16. Número siete (7) escrito en Binario, 38
Tabla 17. Conversión de Binario a Octal, 39
Tabla 18. Representación del número quince (15) escrito en Binario, 39
Tabla 19. Conversión Decimal a Hexadecimal, 40
Tabla 20. Conversión de Octal a Decimal, 40
Tabla 21. Conversión de Octal a Binario, 41
Tabla 22. Conversión Octal a Hexadecimal, 41
Tabla 23. Conversión de Binario a Decimal, 41
Tabla 24. Conversión de Binario a Octal, 42
Tabla 25. Conversión de Binario a Hexadecimal, 42
Tabla 26. Conversión de Hexadecimal a Decimal, 42
Tabla 27. Conversión de Hexadecimal a Octal, 43
Tabla 28. Conversión de Hexadecimal a Octal, 43
Tabla 29. Tablas de la Verdad de Compuertas Básicas, 47
Tabla 30. Tabla de Verdad del “Latch” S-R, 49
Tabla 31. Tabla de la Verdad del “Latch” S-R Sincronizado por Reloj, 51
Tabla 32. Tabla de la Verdad del “Flip-Flop” J-K, 52
Tabla 33. Tabla de la Verdad del “Flip-Flop” Tipo D, 53
Tabla 34. Tabla de la Verdad del “Flip-Flop” Tipo T, 54
Tabla 35. Conteo Ascendente de un Contador de 0 a 7, 55
Tabla 36. Respuesta al Ejercicio 2, 58
Tabla 37. Código de Colores de Resistencia y Tolerancias, 66
Tabla 38. Lista de Materiales de la Tarjeta de Desarrollo TD68HC908JK3 ó JL3, 68
Tabla 39. Lista de Materiales de la Tarjeta de Desarrollo TD68HC908JK3 ó JL3. Continuación, 69
Tabla 40. Estructura de una Línea de Comandos en Ensamblador, 101
Tabla 41. Pseudo Operaciones, 102
Tabla 42. Instrucciones Utilizadas bajo el programa de la NT0006, 102
Tabla 43. Resumen de Registros del CPU08, 109
Tabla 44. Instrucciones Utilizadas Bajo el Programa de la NT0008, 122

- Tabla 45. Cristales Comerciales y Valor de Variable de Retardo, 127
- Tabla 46. Interrupciones y Máscaras del Microcontrolador JK1/JK3/JL3, 154
- Tabla 47. Selector de Canales del Convertidor Analógico Digital, 170
- Tabla 48. Radio de División del Reloj del ADC, 171
- Tabla 49. Canales del Temporizador, 179
- Tabla 50. Vectór de Interrupción de Sobreflujo del Temporizador, 182
- Tabla 51. Modo de Comparación de Salida “Unbuffered”, 195
- Tabla 52. Vectores de Interrupción del Canal del Temporizador, 197
- Tabla 53. Modo de Comparación de Salida “Unbuffered”, 207
- Tabla 54. Vectores de Interrupción del Canal del Temporizador, 209
- Tabla 55. Modulaci3n por Ancho de Pulso “Unbuffered”, 221
- Tabla 56. Modo de Comparaci3n de Salida “Unbuffered”, 236
- Tabla 57. Modo de Selecci3n de “Input Capture”, 250
- Tabla 58. Sugerencia de Colores en Terminales, 261
- Tabla 59. Tabla de Alambrado, 262
- Tabla 60. Ventajas y Desventajas de los Diferentes Modos de Programaci3n del Microcontrolador QT4, 263
- Tabla 61. Características Generales de los Microcontroladores HC08 más Utilizados, 265
- Tabla 62. Características del Modo Monitor Usuario, 271
- Tabla 63. Vector de Interrupci3n del Teclado, 276
- Tabla 64. Vectór de Interrupci3n del M3dulo Externo, 287
- Tabla 65. Divisor de Frecuencias, 296
- Tabla 66. Interrupci3n del M3dulo de Tiempo, 296
- Tabla 67. Voltajes de Monitoreo de Reinicio del LVI, 305
- Tabla 68. Selecci3n de Cambio de Relojes del Sistema, 305
- Tabla 69. Parámetros de Configuraci3n del PLL, (Tomo II)
- Tabla 70. Parámetros de Configuraci3n para Frecuencias de Bus, (Tomo II)
- Tabla 71. Vector de Interrupci3n del M3dulo PLL, (Tomo II)
- Tabla 72. Prescalar para el Cálculo del Baudío, (Tomo II)
- Tabla 73. Interrupciones que procesa el M3dulo SCI, (Tomo II)
- Tabla 74. Tabla de Verdad del 74LS74, (Tomo II)
- Tabla 75. Tabla de la Verdad del 74LS138, (Tomo II)
- Tabla 76. Descripci3n de Pines de la LCD, (Tomo II)
- Tabla 77. Juego de Instrucciones Necesarias para la LCD, (Tomo II)
- Tabla 78. Descripci3n de Pines del Teclado Matricial, (Tomo II)
- Tabla 79. Descripci3n de Pines del “Pad” de “PSOne”, (Tomo II)
- Tabla 80. Tramas de un “Pad” Digital, (Tomo II)
- Tabla 81. Tramas de un “Pad” Anal3gico, (Tomo II)
- Tabla 82. Rata de Selecci3n del Baudío, (Tomo II)
- Tabla 83. Ventajas del Estándar RS-485, (Tomo II)
- Tabla 84. Tabla de Selector de Baudíos, (Tomo II)
- Tabla 85(a). Transmisor IC RS485, (Tomo II)
- Tabla 85(b). Receptor IC RS485, (Tomo II)
- Tabla A.1. Tipo de Variables y Precisi3n de Bits, (Tomo II)
- Tabla A.2. Secuencias de Escape Comunes, (Tomo II)
- Tabla A.3. Operadores Binarios Aritméticos, (Tomo II)
- Tabla A.4. Operadores Unarios, (Tomo II)
- Tabla A.5. Operadores de Bits y Booleanos, (Tomo II)
- Tabla A.6. Jerarquía de los Operadores, (Tomo II)
- Tabla A.7. Operadores de Comparaci3n, (Tomo II)
- Tabla P.1. Resumen de Egresados de la Educaci3n Media e Ingresados a la Educaci3n Superior, (Tomo II)
- Tabla P.2. Productos LEGO y Disponibilidad, (Tomo II)

ÍNDICE DE LISTADOS

- Listado 1. NT0006 – “Software”, 101
- Listado 2. NT0007 – CPU08, 113
- Listado 3. NT0008 – Mapa de Memoria, 122
- Listado 4. Código de la Subrutina de Retardo, 126
- Listado 5. Llamado de la Subrutina de Retardo, 127
- Listado 6. NT0009 – Retardos, 133
- Listado 7. NT0010 – Puertos E-S, 150
- Listado 8. Declaración y Petición de una Interrupción, 155
- Listado 9. NT0011 – ADC – Conv_Cont & Interrupciones, 163
- Listado 10. NT0012 – ADC – Una Conversión, 174
- Listado 11. NT0101 – “Timer” – Temporizador, 190
- Listado 12. NT0103 – “Timer” – “Output Compare Buffered”, 216
- Listado 13. NT0104 – “Timer” – PWM, 231
- Listado 14. NT0105 – “Timer” – PWM “Buffered”, 243
- Listado 15. NT0106 – “Timer” – “Input Capture”, 257
- Listado 16. NT0107 – Tarjeta Universal. Enciende y Apaga un LED Conectado al PTD7, Código de Prueba para el Microcontrolador JK3 y JL3, 270
- Listado 17. NT0108 – KBI, 282
- Listado 18. NT0109 – IRQ1, 293
- Listado 19. NT0110 – TBM, 301
- Listado 20. NT0112 – AWU, 318
- Listado 21. NT1001 – CGMC, (Tomo II)
- Listado 22. NT1002 – SCI, (Tomo II)
- Listado 23. main.c – NT1003 – “CodeWarrior”, (Tomo II)
- Listado 24. chipmode.h – NT1003 – “CodeWarrior”, (Tomo II)
- Listado 25. definiciones.h – NT1003 – “CodeWarrior”, (Tomo II)
- Listado 26. funciones.h – NT1003 – “CodeWarrior”, (Tomo II)
- Listado 27. funciones.c – NT1003 – “CodeWarrior”, (Tomo II)
- Listado 28. main.c – NT1004 – LEGOMCU, (Tomo II)
- Listado 29. HC08.h – NT100 – LEGOMCU, (Tomo II)
- Listado 30. FUNCT.h – NT1004 – LEGOMCU, (Tomo II)
- Listado 31. FUNCT.c – NT1004 – LEGOMCU, (Tomo II)
- Listado 32. NT1005 – SSEG, (Tomo II)
- Listado 33. NT1005 – SSEG – TABLES.inc, (Tomo II)
- Listado 34. NT1005 – SSEG – RAM.inc, (Tomo II)
- Listado 35. NT1005 – SSEG – TIM.inc, (Tomo II)
- Listado 36. NT1005 – SSEG – SSEG.inc, (Tomo II)
- Listado 37. NT1005 – SSEG – INTERRUPTSJL3.inc, (Tomo II)
- Listado 38. NT1005 – SSEG – VECTORSJL3.inc, (Tomo II)
- Listado 39. NT1006 – SSEGMUXD, (Tomo II)
- Listado 40. NT1006 – SSEGMUXD – SSEG.inc, (Tomo II)
- Listado 41. NT1006 – SSEGMUXD – ADC.inc, (Tomo II)
- Listado 42. NT1006 – SSEGMUXD – RAM.inc, (Tomo II)
- Listado 43. NT1006 – SSEGMUXD – MATH.inc, (Tomo II)

- Listado 44. NT1006 – SSEGMUXD – TIM.inc, (Tomo II)
- Listado 45. NT1006 – SSEGMUXD – INTERRUPTSJL3.inc, (Tomo II)
- Listado 46. NT1006 – SSEGMUXD – VECTORSJL3.inc, (Tomo II)
- Listado 47. NT1007 – LED, (Tomo II)
- Listado 48. NT1007 – LED – LED.inc, (Tomo II)
- Listado 49. NT1007 – LED – ADC.inc, (Tomo II)
- Listado 50. NT1007 – LED – RAM.inc, (Tomo II)
- Listado 51. NT1007 – LED – MATH.inc, (Tomo II)
- Listado 52. NT1007 – LED – TIM.inc, (Tomo II)
- Listado 53. NT1007 – LED – INTERRUPTSJL3.inc, (Tomo II)
- Listado 54. NT1007 – LED – VECTORSJL3.inc, (Tomo II)
- Listado 55. NT1008 – LCD, (Tomo II)
- Listado 56. NT1008 – LCD – USER.inc, (Tomo II)
- Listado 57. NT1008 – LCD – TABLES.inc, (Tomo II)
- Listado 58. NT1008 – LCD – ADC.inc, (Tomo II)
- Listado 59. NT1008 – LCD – DELAY.inc, (Tomo II)
- Listado 60. NT1008 – LCD – LCD.inc, (Tomo II)
- Listado 61. NT1008 – LCD – VECTORS.inc, (Tomo II)
- Listado 62. NT1009 – KBD, (Tomo II)
- Listado 63. NT1009 – KBD – KBD.inc, (Tomo II)
- Listado 64. NT1009 – KBD – KBI.inc, (Tomo II)
- Listado 65. NT1009 – KBD – LCD.inc, (Tomo II)
- Listado 66. NT1009 – KBD – RAM.inc, (Tomo II)
- Listado 67. NT1009 – KBD – DELAY.inc, (Tomo II)
- Listado 68. NT1009 – KBD – USER.inc, (Tomo II)
- Listado 69. NT1009 – KBD – TABLES.inc, (Tomo II)
- Listado 70. NT1009 – KBD – INTERRUPTSJL3.inc, (Tomo II)
- Listado 71. NT1009 – KBD – VECTORSJL3.inc, (Tomo II)
- Listado 72. NT1010 – PSX, (Tomo II)
- Listado 73. NT1010 – PSX – PSX.inc, (Tomo II)
- Listado 74. NT1010 – PSX – RAM.inc, (Tomo II)
- Listado 75. NT1010 – PSX – LCD., (Tomo II)
- Listado 76. NT1010 – PSX – DELAY.inc, (Tomo II)
- Listado 77. NT1010 – PSX – KBI.inc, (Tomo II)
- Listado 78. NT1010 – PSX – USER.inc, (Tomo II)
- Listado 79. NT1010 – PSX – TABLES.inc, (Tomo II)
- Listado 80. NT1010 – PSX – INTERRUPTS.inc, (Tomo II)
- Listado 81. NT1010 – PSX – VECTORSJL3.inc, (Tomo II)
- Listado 82. NT1011 – “SerialCom” – “master” – 22 10 04.asm, (Tomo II)
- Listado 83. NT1011 – “SerialCom” – “slave” – 22 10 04.asm, (Tomo II)
- Listado 84. NT1011 – “SerialCom” – RAM.inc, (Tomo II)
- Listado 85. NT1011 – “SerialCom” – SCI.inc, (Tomo II)
- Listado 86. NT1011 – “SerialCom” – DELAY.inc, (Tomo II)
- Listado 87. NT1011 – “SerialCom” – TABLES.inc, (Tomo II)
- Listado 88. NT1011 – “SerialCom” – INTERRUPTSJL3.inc, (Tomo II)
- Listado 89. NT1011 – “SerialCom” – VECTORSJL3.inc, (Tomo II)
- Listado A.1 (izquierda) y A.2 (superior). Apariencia Principal de las Plantillas en C y en Ensamblador, (Tomo II)
- Listado A.3. Inclusión de Funciones, (Tomo II)
- Listado A.4 (izquierda), A.5 (derecha). Declaración y definición de Interrupciones, (Tomo II)
- Listado A.6. Estructura de un Programa en C, (Tomo II)
- Listado A.7. Definición de Registros en C, (Tomo II)
- Listado A.8. Asignación de Literales a Variables, (Tomo II)
- Listado A.9. Declaración de Variables y Constantes, (Tomo II)
- Listado A.10. Declaración de Variables y Constantes, (Tomo II)
- Listado A.11. Operadores Unarios, (Tomo II)

- Listado A.12. Trabajando con Operadores de Bits, (Tomo II)
- Listado A.13. Realizando Operaciones de Manejo de Bits, (Tomo II)
- Listado A.14. Trabajando con la Sentencia if, (Tomo II)
- Listado A.15. Trabajando con la Sentencia if else, (Tomo II)
- Listado A.16. Trabajando con la Sentencia switch, (Tomo II)
- Listado A.17. Trabajando con la Sentencia while, (Tomo II)
- Listado A.18. Trabajando con la Sentencia for, (Tomo II)
- Listado A.19. Trabajando con las Sentencias break y continue, (Tomo II)
- Listado A.20. Trabajando con Matrices Multidimensionales, (Tomo II)
- Listado A.21. Trabajando con Punteros, (Tomo II)
- Listado A.22. Trabajando con Punteros a Carácter, (Tomo II)
- Listado A.23. Trabajando con Funciones, (Tomo II)
- Listado A.24. Trabajando con Punteros como Argumento a Funciones, (Tomo II)
- Listado A.25. Trabajando con Punteros a Funciones, (Tomo II)
- Listado A.26. Trabajando con Punteros a Funciones como Argumento de Función, (Tomo II)
- Listado A.27. Trabajando con Estructuras, (Tomo II)
- Listado A.28. Trabajando con Uniones, (Tomo II)
- Listado A.29. Trabajando con Variables Tipo Estáticas, (Tomo II)

ÍNDICE DE ECUACIONES

- Ecuación 1. Ecuación de Cálculo de Tiempos, 125
- Ecuación 2. Ecuación de Resolución de un ADC, 154
- Ecuación 3. Voltaje de Salida Analógico, 154
- Ecuación 4. Tiempo de Conversión, 155
- Ecuación 5. Ecuación del Módulo del Temporizador, 182
- Ecuación 6. Cálculo del Ancho de Pulso, 223
- Ecuación 7. Frecuencia TBM, 296
- Ecuación 8. Frecuencia Deseada de Oscilación, (Tomo II)
- Ecuación 9. Cristal de Referencia PLL, (Tomo II)
- Ecuación 10. Selector Divisor de Referencia del PLL, (Tomo II)
- Ecuación 11. Multiplicador de Referencia, (Tomo II)
- Ecuación 12. Frecuencia del VCO, (Tomo II)
- Ecuación 13. Frecuencia de Bus, (Tomo II)
- Ecuación 14. Selector de Rango del VCO, (Tomo II)
- Ecuación 15. Verificación del VCO, (Tomo II)
- Ecuación 16. Verificación de Parámetros del PLL, (Tomo II)
- Ecuación 17. Cálculo del Baudio, (Tomo II)
- Ecuación 18. Determinación del Índice Decodificado para Teclado, (Tomo II)
- Ecuación 19. Prescalar Selector de Ancho de Bit, (Tomo II)
- Ecuación 20. Cálculo del Porcentaje de Error, (Tomo II)

RESUMEN

Introducción

Primeramente se proporcionan conceptos básicos de Microcontroladores, trabajos hechos anteriormente, uso de la tarjeta y el microcontrolador utilizados para este experimento. También se explica el enfoque del material escrito a lenguaje ensamblador y el uso de lenguajes de alto nivel para su proyecto; se presentan ciertas características y tablas de los microcontroladores de la familia HC08 más utilizados. Finalmente, se exponen ciertas preguntas más frecuentes al inicio para ayudar al lector a empezar a utilizar la tarjeta de desarrollo inicialmente.

Capítulos

Cada capítulo consta de un compendio de información, denominado “Notas Técnicas” en donde se explican en tres capítulos, lo que se considera conceptos básicos, intermedios y avanzados sobre el uso de la tarjeta e interfase de “hardware”. Los Capítulos I y II están en el Tomo I, mientras que el Capítulo III, Conclusiones, Recomendaciones, Referencias y Apéndices se encuentran en el Tomo II.

Capítulo I – Notas Técnicas Básicas – Tomo I

La mayoría de los proyectos básicos se centran en el reconocimiento de componentes de la tarjeta de desarrollo, soldadura y puesta en marcha de dicha tarjeta. Algunas notas técnicas finales tratan sobre conceptos básicos muy utilizados como lo son retardos de tiempo por “software” y conversión analógico a digital.

Capítulo II – Notas Técnicas Intermedias – Tomo I

Igualmente, las siguientes notas tratan sobre el uso de la tarjeta, pero a nivel de periféricos internos específicos de los cuatro microcontroladores utilizados de la misma familia. Parte importante de este capítulo se fija en una nota común, en donde trata la tarjeta de desarrollo como un sistema de desarrollo universal, en donde con dicha tarjeta, es posible programar cualquier microcontrolador de la misma familia con solo tener a disposición, los pines necesarios para entrada a monitor.

Capítulo III – Notas Técnicas Avanzadas – Tomo II

Por último, se trata la interfase a dispositivos externos como lo son siete segmentos, pantallas, teclado y algunos dispositivos de entrada/salida de uso frecuente. Cada dispositivo también tiene comúnmente subrutinas de uso frecuente, lo que aligeran el tiempo de desarrollo de la aplicación a desarrollar.

Conclusiones y Recomendaciones – Tomo II

Se exponen puntos en el trabajo que se dejaron inconclusos y como puede ser mejorado, además, se expresa el posible enfoque a nivel universitario y educación medio, de la cual, la última, puede representar una fuente de ingreso común, como proyecto viable para la universidad y posible puerta de autogestión de proyectos.

Referencias – Tomo II

Se ubican un grupo de libros, vínculos, referencias “web” que son fuente de provecho al lector de referencias recopiladas en el desarrollo del proyecto.

Apéndice – Tomo II

A criterio del autor, la parte más importante de la tesis, pues muestra el conjunto de rutinas realizadas en ambos lenguajes y su uso, que facilita la realización de aplicaciones. Además, contiene un resumen del lenguaje C y documentación e información del “kit” LEGO Mindstorms.